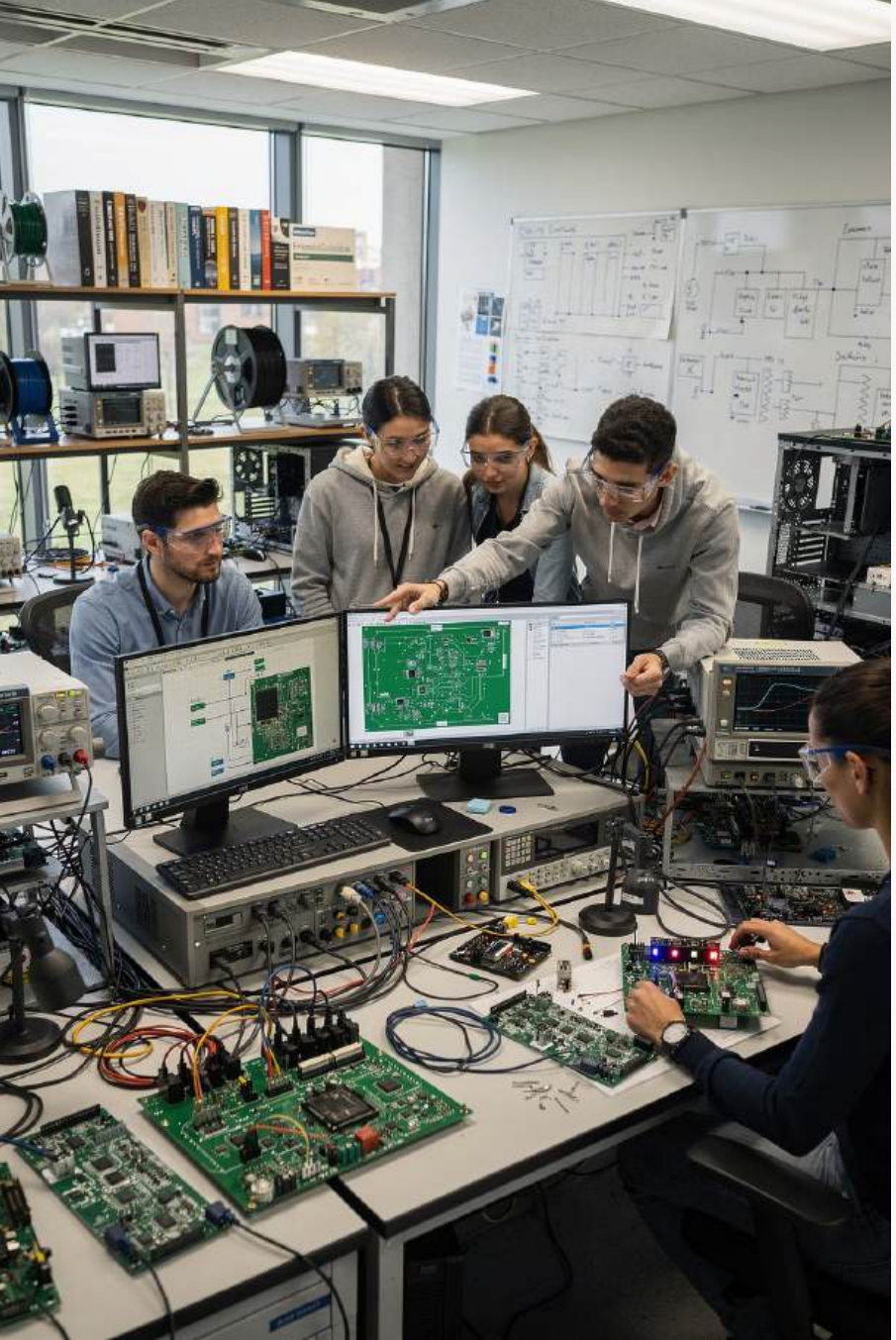


Силабус дисципліни «Технології проектування комп'ютерних систем»

СПЕЦІАЛЬНІСТЬ 123 · КОМП'ЮТЕРНА ІНЖЕНЕРІЯ · БАКАЛАВР

150

Годин загальний обсяг дисципліни

5

Кредитів ЄКТС відповідно до стандарту

5

Змістовних модулі курсу

Загальна інформація про дисципліну

Ідентифікація

Назва: Технології проектування комп'ютерних систем

Спеціальність: 123 Комп'ютерна інженерія

Ступінь: Бакалавр

Обсяг: 150 годин / 5 кредитів ЄКТС

Модулів: 5 змістовних блоки курсу

Мета дисципліни

Дисципліна «Технології проектування комп'ютерних систем» формує у студентів спеціальності «Комп'ютерна інженерія» системні знання та практичні навички у галузі проектування сучасних комп'ютерних систем із застосуванням CASE-засобів, САПР та сучасних методологій розробки апаратно-програмних комплексів. Курс спрямований на розвиток інженерного мислення, вміння аналізувати вимоги до системи, синтезувати її архітектуру, моделювати та верифікувати проектні рішення. Особлива увага приділяється сучасним технологіям проектування на базі FPGA/ПЛІС, системному проектуванню та методам автоматизованого синтезу цифрових систем.

Форми навчання

- Лекції — 45 годин
- Лабораторні заняття — 30 годин
- Самостійна робота — 75 годин

Компетентності та результати навчання

Загальні компетентності

Здатність до системного аналізу, синтезу та критичного оцінювання технічних рішень у галузі проектування комп'ютерних систем: виявлення функціональних вимог, порівняння альтернативних архітектур, формування обґрунтованих проектних рішень і технічної документації. Уміння самостійно навчатися, планувати роботу та організовувати виконання інженерних завдань у визначені строки, зокрема під час виконання лабораторних робіт, курсових проектів і дослідницьких задач.

Здатність до усної та письмової технічної комунікації: чітко пояснювати архітектурні рішення, аргументовано відповідати на технічні запитання, оформлювати звіти та проектну документацію. Відповідальність, ініціативність та готовність до командної роботи під час виконання проектних завдань.

- Аналізувати технічну документацію та наукову літературу з проектування КС
- Обирати оптимальні архітектурні та апаратні рішення
- Планувати власну діяльність і дотримуватися термінів виконання проектів
- Коректно спілкуватися з викладачами та колегами по команді
- Брати участь у командній роботі над проектом КС

Фахові компетентності

Розуміння принципів та методів проектування комп'ютерних систем на різних рівнях абстракції: від функціональної специфікації до апаратної реалізації. Знання сучасних САПР, CASE-засобів, мов опису апаратури (VHDL, Verilog) та методологій верифікації проектних рішень.

Здатність застосовувати методи автоматизованого проектування для синтезу цифрових систем на базі ПЛІС/FPGA, проводити моделювання та аналіз характеристик спроектованих систем. Уміння розробляти технічну документацію відповідно до стандартів.

- Проектувати цифрові пристрої та системи засобами САПР
- Використовувати мови опису апаратури VHDL та Verilog
- Синтезувати та верифікувати проекти на ПЛІС/FPGA
- Застосовувати методи тестування та діагностики КС
- Розробляти технічну документацію на проектовані системи

Результати навчання

Після успішного завершення курсу студент повинен демонструвати такі результати навчання:

1

Знання та розуміння

Пояснювати сутність ключових понять проектування КС: архітектура, структура, функція, специфікація, синтез, верифікація, ПЛІС, САПР, IP-ядро, системне проектування. Характеризувати основні методи та засоби автоматизованого проектування комп'ютерних систем відповідно до сучасного стану галузі.

2

Аналіз та оцінювання

Аналізувати вимоги до комп'ютерної системи, порівнювати альтернативні архітектурні рішення та обирати оптимальні. Оцінювати якісні показники спроектованих систем: продуктивність, енергоефективність, надійність, вартість реалізації та масштабованість.

3

Застосування знань

Застосовувати сучасні САПР (Quartus II, Vivado, ModelSim) для синтезу та моделювання цифрових систем. Використовувати мови опису апаратури VHDL/Verilog для розробки HDL-моделей та їх реалізації на ПЛІС/FPGA.

4

Комунікація та рефлексія

Аргументовано представляти та захищати прийняті проектні рішення, оформлювати технічну документацію. Формувати інженерну культуру, відповідальне ставлення до якості та безпеки проектованих систем.

Модуль 1. Основи проектування комп'ютерних систем

ЗМІСТОВНИЙ МОДУЛЬ 1

Тема 1.1

Вступ до проектування КС. Поняття комп'ютерної системи та її компонентів. Рівні абстракції при проектуванні: системний, функціональний, логічний, схемотехнічний. Методологія проектування «зверху вниз» (top-down) та «знизу вгору» (bottom-up). Огляд сучасних технологій проектування.

Тема 1.2

САПР та CASE-засоби проектування. Класифікація систем автоматизованого проектування. Огляд сучасних САПР: Quartus II, Vivado, ModelSim, Altium Designer. Середовища розробки та їх компоненти. Робочий процес проектування у САПР. Формати проектних файлів та стандарти обміну.

Тема 1.3

Специфікація та формалізація вимог. Методи збирання та аналізу вимог до КС. Функціональна специфікація. Стандарти документування вимог. Технічне завдання на проектування. Методи формальної верифікації специфікацій. Системи управління вимогами.

Модуль 2. Мови опису апаратури та цифрове моделювання

ЗМІСТОВНИЙ МОДУЛЬ 2

Тема 2.1

Мова VHDL: основи та синтаксис. Структура VHDL-проекту: entity, architecture, configuration. Типи даних, оператори, атрибути. Паралельні та послідовні оператори. Процеси (PROCESS). Опис комбінаційних схем мовою VHDL. Практика написання RTL-моделей.

Тема 2.2

Опис послідовних схем та автоматів засобами VHDL. Тригери та регістри в VHDL. Скінченні автомати (FSM): стилі кодування Moore та Mealy. Лічильники, зсувні регістри, пам'ять. Ієрархічне проектування та компоненти. Структурний та поведінковий стилі опису.

Тема 2.3

Основи Verilog HDL. Синтаксис та структура Verilog-модуля. Порівняння VHDL та Verilog. Типи даних і оператори Verilog. Комбінаційні та послідовні схеми на Verilog. SystemVerilog — розширення для верифікації. Практика моделювання та тестування (testbench).

Тема 2.4

Функціональне та часове моделювання. Методи моделювання цифрових схем. Функціональна симуляція у ModelSim. Тестові набори (testbench): розробка та застосування. Часове моделювання: затримки поширення сигналу, setup/hold вимоги. Аналіз діаграм часових співвідношень.

Модуль 3. Проектування на базі ПЛІС/FPGA

ЗМІСТОВНИЙ МОДУЛЬ 3

Тема 3.1

Архітектура ПЛІС та FPGA. Класифікація програмованих логічних інтегральних схем. Архітектура сучасних FPGA: LUT, flip-flop, блокова RAM, DSP-блоки, PLL. Сімейства FPGA компаній Intel (Altera) та Xilinx (AMD). Платформи розробки: DE0, DE1-SoC, Nexys. Вибір ПЛІС для задачі.

Тема 3.2

Синтез та оптимізація цифрових схем на ПЛІС. Процес синтезу: RTL-синтез, technology mapping, place and route. Звіти синтезу: ресурси, частота, споживання. Методи оптимізації: конвеєризація, ресурсний розподіл, ретайминг. Обмеження (constraints): часові та площинні. Аналіз критичного шляху.

Тема 3.3

IP-ядра та системне проектування на ПЛІС. Концепція IP-ядер (Intellectual Property cores). Бібліотеки готових ядер: Altera MegaCore, Xilinx IP Catalog. Інтеграція IP-ядер у проект. Платформо-орієнтоване проектування. Embedded-системи на FPGA: NIOS II, MicroBlaze. SoC-архітектури.

Модуль 4. Системне проектування та верифікація

ЗМІСТОВНИЙ МОДУЛЬ 4

Тема 4.1

Методологія системного проектування КС. Системний підхід до проектування: декомпозиція, ієрархія, абстракція. Моделі та методи системного проектування. Стандарти проектування: IEEE, ISO. Управління проектами розробки КС. Agile та V-model у розробці апаратного забезпечення.

Тема 4.2

Верифікація та тестування комп'ютерних систем. Методи верифікації: функціональна, формальна, напівформальна. UVM (Universal Verification Methodology). Покриття коду та функціональне покриття. Методи генерації тестів. Статичний аналіз HDL-коду. JTAG та вбудовані засоби тестування (BIST).

Тема 4.3

Надійність та відмовостійкість КС. Показники надійності: MTBF, MTTR, доступність. Методи підвищення надійності: резервування, виявлення та виправлення помилок. Коди завадостійкого кодування (ECC). Захист від збоїв у пам'яті. Діагностика та відновлення після відмов.

Тема 4.4

Сумісність та інтерфейси КС. Стандартні інтерфейси: PCIe, USB, UART, SPI, I^2C, Ethernet. Протоколи взаємодії між компонентами КС. Шинна організація: AXI, Wishbone, Avalon. Електромагнітна сумісність (EMC). Стандартизація та сертифікація електронних систем.

Модуль 5. Сучасні технології та тенденції проектування КС

ЗМІСТОВНИЙ МОДУЛЬ 5

Тема 5.1

Проектування вбудованих і кіберфізичних систем. Концепція вбудованих систем (embedded systems). Кіберфізичні системи (CPS): архітектура та застосування. Мікроконтролерні платформи: ARM Cortex-M, RISC-V. Операційні системи реального часу (RTOS): FreeRTOS, Zephyr. Проектування з урахуванням часових обмежень.

Тема 5.2

Проектування з низьким енергоспоживанням. Методи зниження споживання енергії в КС: динамічне керування напругою та частотою (DVFS), clock gating, power gating. Стандарти енергоефективності. Профілювання споживання у САПР. Проектування IoT-пристроїв з урахуванням ресурсних обмежень.

Тема 5.3

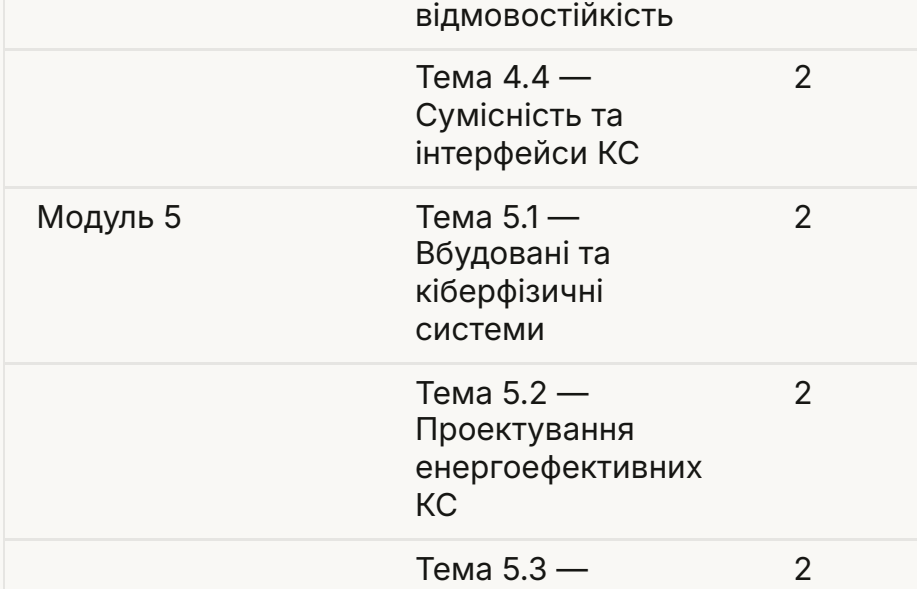
Апаратні прискорювачі та нейропроцесори. Архітектура GPU та їх застосування для обчислень. Апаратні прискорювачі для AI/ML: NPU, TPU. Проектування нейромережевих прискорювачів на FPGA. Гетерогенні обчислювальні платформи. Перспективи квантових обчислень та нейроморфних систем.

Тема 5.4

Апаратна безпека та захист КС. Загрози апаратній безпеці: апаратні трояни, side-channel attacks, fault injection. Методи захисту: криптографічні прискорювачі, фізично неклонованих функцій (PUF), технологія Trusted Execution Environment (TEE). Стандарти безпеки для вбудованих систем.

Розподіл навчального часу — 150 годин

Модуль	Тема	Лекції (год.)	Лабораторні (год.)	Самостійна робота (год.)
Модуль 1	Тема 1.1 — Вступ до проектування КС	3	2	5
	Тема 1.2 — САПР та CASE-засоби	3	2	5
	Тема 1.3 — Специфікація та вимоги	3	2	5
Модуль 2	Тема 2.1 — Мова VHDL: основи	3	2	5
	Тема 2.2 — Послідовні схеми та автомати VHDL	3	2	5
	Тема 2.3 — Основи Verilog HDL	3	2	5
	Тема 2.4 — Функціональне та часове моделювання	3	2	5
Модуль 3	Тема 3.1 — Архітектура ПЛІС та FPGA	4	4	8
	Тема 3.2 — Синтез та оптимізація на ПЛІС	4	4	8
	Тема 3.3 — IP-ядра та системне проектування	4	4	8
Модуль 4	Тема 4.1 — Системне проектування КС	3	2	5
	Тема 4.2 — Верифікація та тестування КС	3	2	5
	Тема 4.3 — Надійність та відмовостійкість	2	2	4
	Тема 4.4 — Сумісність та інтерфейси КС	2	0	2
Модуль 5	Тема 5.1 — Вбудовані та кіберфізичні системи	2	2	4
	Тема 5.2 — Проектування енергоефективних КС	2	0	3
	Тема 5.3 — Апаратні прискорювачі та AI	2	2	3
	Тема 5.4 — Апаратна безпека КС	2	0	3
Разом		**45**	**30**	**75**



Структура навчального часу

Загальний обсяг — **150 годин (5 кредитів ЄКТС)** — розподілено між трьома формами роботи для забезпечення балансу між теорією та практикою.

- **Лекції (45 год. — 30%):** подача ключового теоретичного матеріалу з проектування КС
- **Лабораторні (30 год. — 20%):** практичне опанування САПР, VHDL/Verilog, роботи з FPGA
- **Самостійна робота (75 год. — 50%):** поглиблене вивчення, виконання проектних завдань

Самостійна робота становить **50% обсягу дисципліни** — студенти розвивають навички самостійного інженерного проектування та роботи з технічною документацією.

Самостійна робота студентів та методи викладання

Форми самостійної роботи

Опрацювання літератури

Поглиблене вивчення теоретичного матеріалу за підручниками з проектування комп'ютерних систем, стандартами IEEE, технічною документацією САПР та науковими статтями у фахових виданнях. Конспектування ключових положень, порівняння підходів різних авторів до проектних рішень.

Індивідуальні проектні завдання

Виконання індивідуальних завдань з проектування цифрових пристроїв засобами VHDL/Verilog: розробка RTL-моделей, написання testbench, синтез та аналіз результатів у САПР. Підготовка технічних звітів та документації відповідно до стандартів оформлення.

Робота з інформаційними ресурсами

Опрацювання офіційної документації САПР Quartus II та Vivado, баз даних IP-ядер Intel та Xilinx, репозиторіїв відкритих проектів (GitHub, OpenCores). Аналіз технічних специфікацій мікросхем, пошук актуальної інформації у наукових базах (Google Scholar, IEEE Xplore).

Підготовка до занять

Підготовка до лабораторних занять шляхом опрацювання методичних вказівок і попередніх результатів моделювання; повторення теоретичного матеріалу перед тестуванням через вивчення ключових термінів та алгоритмів проектування; систематизація знань перед модульними контрольними роботами.

Методи викладання

→ Лекції

Системне подання теоретичного матеріалу з використанням наочних схем, структурних діаграм, прикладів HDL-коду та демонстрацій роботи САПР; студенти ведуть конспекти та задають уточнювальні запитання.

→ Лабораторні роботи

Практичне виконання завдань з проектування цифрових схем у САПР Quartus II та ModelSim; студенти самостійно розробляють HDL-моделі, проводять моделювання та завантажують проект на ПЛІС-стенд DE0.

→ Кейс–стаді

Аналіз реальних проектних рішень та розбір технічних кейсів; студенти виявляють проблему, порівнюють варіанти реалізації та обґрунтовують оптимальне рішення на основі технічних характеристик.

→ Проектна робота

Виконання комплексного індивідуального проекту з розробки цифрового пристрою: від специфікації вимог до реалізації та верифікації на ПЛІС; розвиток навичок самостійного інженерного проектування.

→ Самостійне дослідження

Підготовка аналітичних оглядів сучасних технологій та тенденцій розвитку галузі проектування КС; розвиток навичок критичного аналізу технічної літератури та патентних баз.

Форми контролю знань

1

Поточний контроль

Завдання: тестові опитування та перевірка звітів з лабораторних робіт за темами змістовного модуля. Оцінюються регулярність виконання завдань, якість HDL-коду, правильність результатів моделювання та рівень засвоєння матеріалу. Поточний контроль формує накопичувальну оцінку протягом семестру. Включає усні захисти лабораторних робіт та письмові відповіді на теоретичні питання.

2

Проміжний контроль

Модульна контрольна робота — комплексне проектне завдання або тест, що охоплює теми змістовного модуля (теоретичні питання, задачі з синтезу цифрових схем, аналіз HDL-коду). Оцінюються повнота відповіді, правильність проектних рішень та обґрунтованість висновків. Проводиться після кожного змістовного модуля (5 модулів).

3

Підсумковий контроль

Іспит відповідно до навчального плану. Форма проведення — тестування та письмові відповіді на питання з проектування КС, аналіз та написання фрагментів HDL-коду. Підсумкова оцінка враховує результати поточного, проміжного та підсумкового контролю відповідно до встановленої шкали: 100-бальна система з переведенням у національну шкалу та ЄКТС (A, B, C, D, E, FX, F).

Усі методи контролю спрямовані на формування компетентностей, передбачених освітньо-професійною програмою спеціальності 123 «Комп'ютерна інженерія».

Рекомендована література та ресурси

Навчальна та наукова література (2022–2024)

1. Артюхов В. Г., Бритов О. А., Гіоргізова-Гай В. Ш., Кирюша Б. А., Стіканов В. Є. Технології комп'ютерного проектування. Комп'ютерний практикум : навч. посіб. — Київ : КПІ ім. Ігоря Сікорського, 2022. — 148 с.
2. Демиденко М. І., Руденко О. А. Комп'ютерна схемотехніка та архітектура комп'ютерів : навч. посіб. — Полтава : НУПП, 2023. — 203 с.
3. Жуков І. А., Дрововозов В. І. Проектування комп'ютерних систем та мереж : підручник для ЗВО. — Київ : НАУ, 2022. — 320 с.
4. Казмірчук С. В., Криворучко О. В. Технології проектування комп'ютерних систем. Проектування цифрових систем у САПР Quartus II : навч. посіб. — Київ : НУБіП України, 2022. — 280 с.
5. Карпов В. М., Мороз О. Ю. Мови опису апаратури VHDL та Verilog: навч. посіб. для студентів спец. 123 КІ. — Харків : НТМТ, 2023. — 256 с.
6. Коваленко О. В., Литвиненко В. І. Системне проектування вбудованих комп'ютерних систем : навч. посіб. — Херсон : ХНТУ, 2022. — 248 с.
7. Мелешко Є. В., Якименко Ю. І. Проектування цифрових пристроїв на ПЛІС : підручник. — Черкаси : ЧНУ ім. Б. Хмельницького, 2023. — 312 с.
8. Паламарчук В. С., Сиченко В. Г. САПР та автоматизоване проектування апаратних систем : навч. посіб. — Дніпро : ДУІТ, 2024. — 230 с.
9. Тарнавський Ю. А., Кузьменко І. М. Верифікація та тестування комп'ютерних систем : навч. посіб. — Київ : КПІ ім. Ігоря Сікорського, 2023. — 195 с.
10. Яковенко О. І., Пономаренко Т. В. Апаратні прискорювачі та нейропроцесори: архітектура та проектування : навч. посіб. — Харків : ХНУРЕ, 2024. — 218 с.

Офіційні інтернет-ресурси та бази даних

1. Intel FPGA & Programmable Solutions (Quartus Prime). — URL: **https://www.intel.com/programmable**
2. AMD Xilinx Vivado Design Suite. — URL: **https://www.xilinx.com/vivado**
3. IEEE Xplore Digital Library (статті з проектування КС). — URL: **https://ieeexplore.ieee.org/**
4. OpenCores — бібліотека відкритих IP-ядер. — URL: **https://opencores.org/**
5. Національна бібліотека України ім. В. І. Вернадського. — URL: **https://nbuv.gov.ua/**
6. Електронний репозиторій КПІ ім. Ігоря Сікорського. — URL: **https://ela.kpi.ua/**
7. Журнал «Вісник НТУУ «КПІ». Серія: Інформатика, управління та обчислювальна техніка». — URL: **https://visnyk-iutca.kpi.ua/**
8. Google Scholar — пошук наукових публікацій. — URL: **https://scholar.google.com/**

Рекомендована література охоплює видання **2022–2024 років** українських авторів відповідно до вимог актуальності навчально-методичного забезпечення дисципліни.