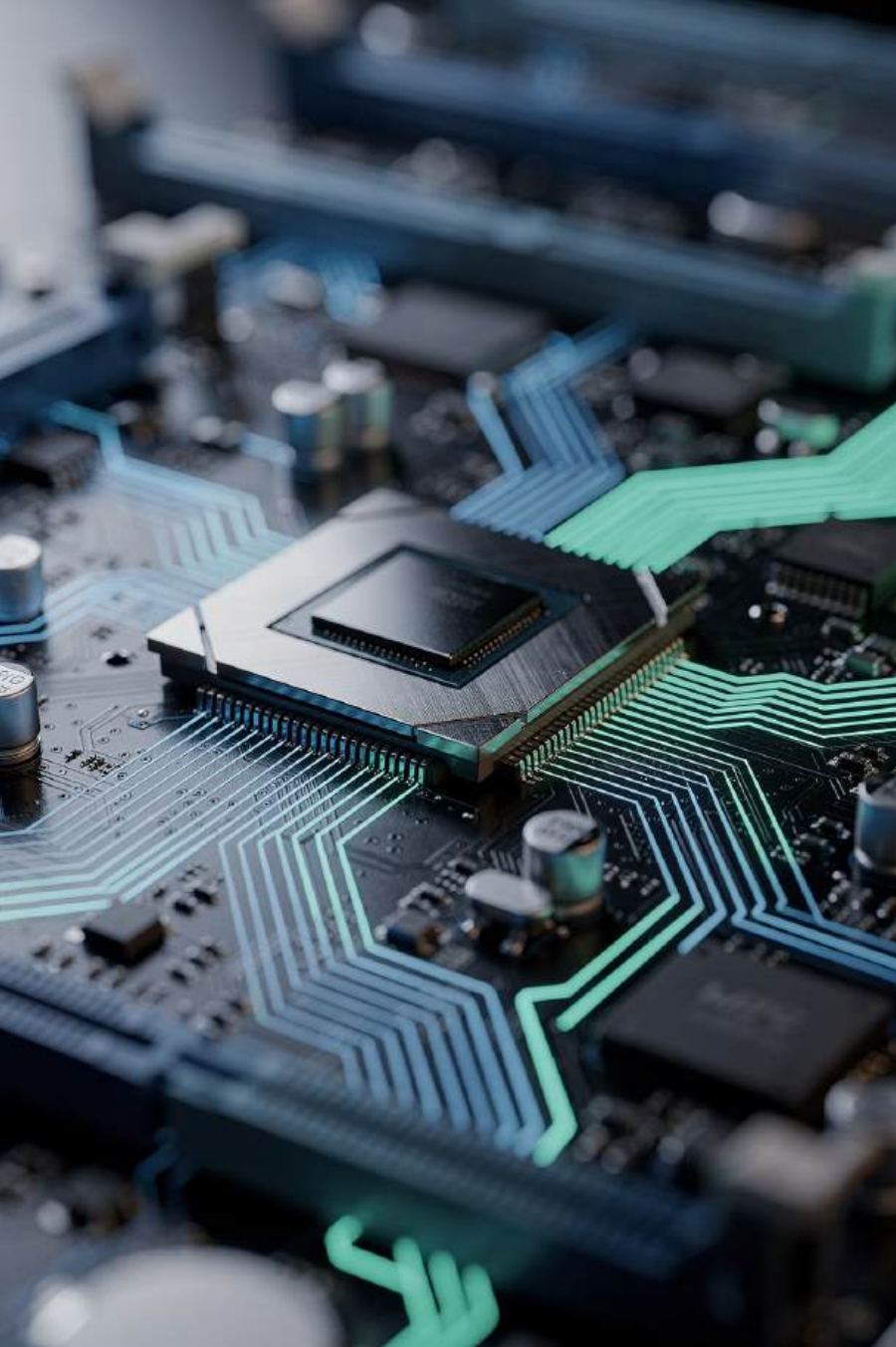




Силабус дисципліни «Архітектура комп'ютерів»

СПЕЦІАЛЬНІСТЬ 123 · КОМП'ЮТЕРНА ІНЖЕНЕРІЯ · БАКАЛАВР

240

Годин загальний обсяг дисципліни

8

Кредитів ЄКТС відповідно до
стандарту

8

Змістовних модулів курсу

Загальна інформація про дисципліну

Ідентифікація

Назва: Архітектура комп'ютерів

Спеціальність: 123 Комп'ютерна інженерія

Ступінь: Бакалавр

Обсяг: 240 годин / 8 кредитів ЄКТС

Модулів: 8 змістовних блоків курсу

Мета дисципліни

Дисципліна «Архітектура комп'ютерів» формує у студентів спеціальності «Комп'ютерна інженерія» фундаментальні знання про принципи побудови, організацію та функціонування сучасних комп'ютерних систем. Курс спрямований на розвиток здатності аналізувати апаратні архітектури, розуміти взаємодію між компонентами, проектувати системи на рівні мікроархітектури та розробляти ефективне програмне забезпечення з урахуванням особливостей апаратного середовища.

Форми навчання

- Лекції — 60 годин
- Лабораторні заняття — 60 годин
- Самостійна робота — 120 годин

Компетентності та результати навчання

Загальні компетентності

Здатність до аналізу, синтезу та критичного оцінювання технічної інформації: виявлення суттєвих характеристик апаратних рішень, порівняння альтернативних архітектур, формування обґрунтованих висновків щодо ефективності обчислювальних систем. Уміння самостійно навчатися, планувати роботу та організовувати виконання технічних завдань у визначені строки.

Здатність до усної та письмової технічної комунікації: чітко пояснювати архітектурні концепції, аргументовано відповідати на запитання, оформлювати звіти за результатами лабораторних досліджень. Відповідальність, ініціативність та готовність працювати в команді під час розробки апаратних проектів.

- Аналізувати технічну документацію та специфікації
- Виділяти головне та узагальнювати результати досліджень
- Планувати власну діяльність і дотримуватися дедлайнів
- Коректно спілкуватися з викладачами та одногрупниками
- Брати участь у командній роботі та розподіляти обов'язки

Фахові компетентності

Розуміння принципів побудови та функціонування сучасних комп'ютерних архітектур: від класичної архітектури фон Неймана до сучасних багатоядерних і гетерогенних систем. Знання структури основних вузлів ЕОМ — процесора, пам'яті, підсистем введення/виведення — та їх взаємодії через системні шини.

Здатність застосовувати методи аналізу архітектурних рішень для оцінки продуктивності, надійності та ефективності обчислювальних систем. Уміння програмувати на рівні асемблера, розробляти мікропрограмні автомати та проектувати цифрові схеми.

- Характеризувати основні типи архітектур комп'ютерів
- Аналізувати роботу процесора на мікроархітектурному рівні
- Оцінювати характеристики підсистем пам'яті
- Орієнтуватися в сучасних стандартах та інтерфейсах
- Розробляти програми мовою асемблера для різних архітектур

Результати навчання

Після успішного завершення курсу студент повинен демонструвати такі результати навчання:

1

Знання та розуміння

Пояснювати сутність ключових архітектурних концепцій: архітектура набору команд (ISA), мікроархітектура, конвеєризація, суперскалярність, кеш-пам'ять, ієрархія пам'яті, паралелізм на рівні інструкцій (ILP). Характеризувати основні типи архітектур — CISC, RISC, VLIW, а також сучасні процесорні мікроархітектури.

2

Аналіз та оцінювання

Аналізувати переваги та недоліки різних архітектурних рішень, виявляти вузькі місця продуктивності обчислювальних систем. Оцінювати вплив організації пам'яті, методів адресації та конвеєризації на загальну ефективність системи.

3

Застосування знань

Застосовувати методи проектування цифрових схем і мікропрограмних автоматів для реалізації процесорних вузлів. Програмувати мовою асемблера x86/ARM для вирішення прикладних задач з урахуванням особливостей апаратної архітектури.

4

Комунікація та рефлексія

Аргументовано викладати власну позицію щодо вибору архітектурних рішень у конкретних прикладних задачах. Формувати інженерне мислення та відповідальне ставлення до якості проєктованих апаратно-програмних систем.

Модуль 1. Основи архітектури комп'ютерів

ЗМІСТОВНИЙ МОДУЛЬ 1

Тема 1.1

Введення в архітектуру комп'ютерів. Поняття архітектури та організації комп'ютера. Принципи фон Неймана. Гарвардська архітектура. Класифікація комп'ютерів за архітектурою (CISC, RISC, VLIW). Покоління EOM. Закони Мура та Амдала.

Тема 1.2

Системи числення та арифметичні основи. Позиційні системи числення. Подання цілих і дійсних чисел. Стандарт IEEE 754. Арифметика з фіксованою та плаваючою комою. Арифметико-логічний пристрій (АЛП): структура та принципи роботи.

Тема 1.3

Архітектура набору команд (ISA). Формати команд. Типи операндів та способи адресації. Типи операцій. Система переривань. Порівняльна характеристика CISC (x86) та RISC (ARM) архітектур. Регістрові файли та стек.

Тема 1.4

Програмування мовою асемблера. Структура програми мовою асемблера. Директиви та псевдокоманди. Асемблер x86: регістри, режими адресації, базові команди. Написання та налагодження простих програм. Виклик підпрограм та передача параметрів.

Модуль 2. Організація процесора

ЗМІСТОВНИЙ МОДУЛЬ 2

Тема 2.1

Пристрій управління та мікропрограмування. Функції та структура пристрою управління. Жорстке та мікропрограмне управління. Принципи побудови мікропрограмних автоматів Мура та Мілі. Формат мікрокоманд. Горизонтальне та вертикальне мікропрограмування.

Тема 2.2

Конвеєрна обробка інструкцій. Принципи конвеєризації. Класичний п'ятиступеневий конвеєр. Конфлікти конвеєра: структурні, за даними, за управлінням. Методи усунення конфліктів. Оцінка продуктивності конвеєрного процесора. Суперконвеєризація.

Тема 2.3

Суперскалярна та VLIW-архітектури. Паралелізм на рівні інструкцій (ILP). Суперскалярні процесори: видача кількох команд за такт. Динамічне планування виконання (алгоритм Томасуло). Виконання не за порядком (out-of-order). VLIW-процесори: статичне планування компілятором.

Тема 2.4

Предсказання гілок та спекулятивне виконання. Статичні та динамічні методи передбачення переходів. Таблиця передбачень (BHT). Двобітний лічильник. Корелюючі предсказувачі. Буфер цільових адрес (BTB). Спекулятивне виконання та відновлення стану при помилковому передбаченні.

Модуль 3. Ієрархія пам'яті

ЗМІСТОВНИЙ МОДУЛЬ 3

Тема 3.1

Принципи організації пам'яті. Ієрархія пам'яті. Принцип локальності (просторова та часова). Характеристики запам'ятовуючих пристроїв: ємність, час доступу, пропускна здатність. Статична (SRAM) та динамічна (DRAM) оперативна пам'ять. DDR-стандарти.

Тема 3.2

Кеш-пам'ять. Принцип роботи кешу. Організація кешу: пряме відображення, асоціативний кеш, частково-асоціативний кеш. Алгоритми витіснення (LRU, FIFO, Random). Когерентність кешу в багатопроцесорних системах. Протоколи MESI/MOESI.

Тема 3.3

Віртуальна пам'ять. Концепція віртуальної адресації. Сторінкова та сегментна організація пам'яті. Таблиці сторінок. Буфер асоціативної трансляції (TLB). Алгоритми заміщення сторінок. Зв'язок MMU з операційною системою.

Модуль 4. Підсистема введення/виведення та шини

ЗМІСТОВНИЙ МОДУЛЬ 4

Тема 4.1

Системні шини та інтерфейси.

Класифікація шин. Протоколи передачі даних. Стандарти системних шин: PCI, PCI Express, HyperTransport, QPI/UPI.

Арбітраж шини. Синхронні та асинхронні шини. Пропускна здатність та ефективність.

Тема 4.2

Методи організації введення/

виведення. Програмне введення/виведення (polling). Введення/виведення за перериванням. Прямий доступ до пам'яті (DMA). Контролери DMA. Переваги та недоліки різних методів. Ввід/вивід з відображенням у пам'ять (MMIO).

Тема 4.3

Периферійні пристрої та сучасні

інтерфейси. Пристрої зберігання даних: HDD, SSD (NAND Flash), NVMe. Відеосистема: GPU-архітектура, VRAM. Послідовні інтерфейси: USB, SATA, Thunderbolt. Мережеві адаптери. RAID-масиви: рівні та принципи організації.

Модуль 5. Багатопроцесорні системи

ЗМІСТОВНИЙ МОДУЛЬ 5

Тема 5.1

Класифікація паралельних архітектур. Таксономія Флінна (SISD, SIMD, MISD, MIMD). Симетричні багатопроцесорні системи (SMP). Системи з неоднорідним доступом до пам'яті (NUMA). Кластерні системи. Апаратні багатоядерні процесори (CMP).

Тема 5.2

Когерентність кешу та синхронізація. Проблема когерентності в багатопроцесорних системах. Протоколи підтримки когерентності на основі широкомовного сповіщення та каталогів. Примітиви синхронізації: атомарні операції, семафори, бар'єри. Моделі узгодженості пам'яті.

Тема 5.3

Векторні та SIMD-розширення. Векторна обробка даних. Розширення MMX, SSE, AVX у архітектурі x86. NEON-розширення ARM. GPU як масово-паралельний процесор: архітектура CUDA/OpenCL. Застосування GPU для загальних обчислень (GPGPU).

Тема 5.4

Оцінка продуктивності паралельних систем. Показники продуктивності: прискорення (speedup), ефективність, масштабованість. Закон Амдала та його обмеження. Закон Густафсона. Бенчмарки: SPEC CPU, LINPACK, HPC Challenge. Профілювання та оптимізація паралельних програм.

Модуль 6. Вбудовані та спеціалізовані архітектури

ЗМІСТОВНИЙ МОДУЛЬ 6

Тема 6.1

Мікроконтролери та вбудовані системи. Особливості архітектури мікроконтролерів. Сімейства AVR, STM32 (ARM Cortex-M), ESP32. Периферія мікроконтролерів: таймери, UART, SPI, I2C. Системи реального часу (RTOS). Проектування вбудованих систем для IoT.

Тема 6.2

FPGA та програмована логіка. Архітектура FPGA: LUT, DFF, блоки RAM, DSP-блоки. Порівняння FPGA з ASIC та процесорами. Мови опису апаратури (VHDL, Verilog, SystemVerilog). Реалізація простих процесорних компонентів на FPGA. Засоби розробки (Xilinx Vivado, Intel Quartus).

Тема 6.3

Архітектури для штучного інтелекту. Вимоги задач машинного навчання до обчислювальної архітектури. Тензорні процесори (TPU). Нейронні процесори (NPU). Архітектурні рішення для інференсу та навчання нейронних мереж. Огляд спеціалізованих прискорювачів: Google TPU, Apple Neural Engine.

Тема 6.4

Надійність та відмовостійкість комп'ютерних систем. Поняття надійності, відмовостійкості та доступності. Методи резервування: гаряче та холодне. Мажоритарні схеми. Корекція помилок: коди Хемінга, ECC-пам'ять. Системи з надлишковістю (RAID, кластери HA).

Модуль 7. Сучасні процесорні архітектури

ЗМІСТОВНИЙ МОДУЛЬ 7

Тема 7.1

Архітектура x86-64 (AMD64/Intel 64).

Еволюція від x86 до x86-64.

Розширений регістровий файл. Режими роботи: real mode, protected mode, long mode. Мікроархітектура сучасних процесорів Intel (Core Ultra) та AMD (Zen 4/5). Технологічний процес і щільність транзисторів.

Тема 7.2

Архітектура ARM та RISC-V. Еволюція

ARM: від ARMv7 до ARMv9. Профілі Cortex-A, Cortex-R, Cortex-M. Режими безпеки TrustZone. Відкрита архітектура RISC-V: розширення та профілі. Порівняння застосувань ARM та RISC-V у сучасних пристроях.

Тема 7.3

Системи на кристалі (SoC) та чіплети.

Концепція SoC: інтеграція CPU, GPU, NPU, пам'яті та периферії на одному кристалі. Приклади: Apple M-серія, Qualcomm Snapdragon, MediaTek Dimensity. Технологія чіплетів (chiplets) та HBM-пам'ять. Тенденції розвитку мікроелектроніки.

Модуль 8. Комп'ютерна безпека та перспективи розвитку

ЗМІСТОВНИЙ МОДУЛЬ 8

Тема 8.1

Апаратна безпека комп'ютерних систем. Вразливості на рівні мікроархітектури: Spectre, Meltdown, Rowhammer. Апаратні засоби безпеки: TPM (Trusted Platform Module), HSM. Технологія Intel SGX та AMD SEV. Захист від атак на каналах побічної інформації (side-channel attacks).

Тема 8.2

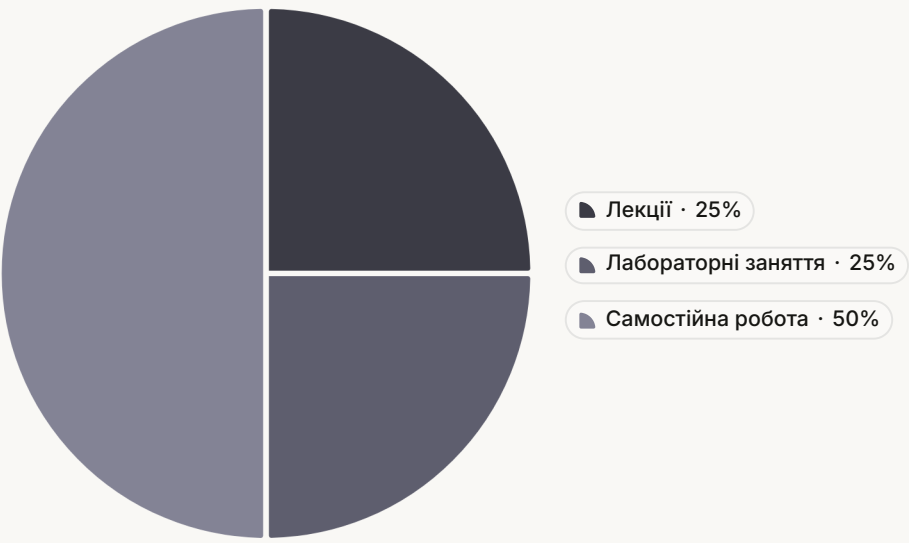
Енергоефективність та теплове проектування. Статична та динамічна потужність. Технологія керування частотою та напругою (DVFS). Тепловий пакет процесора (TDP). Системи охолодження. Методи зниження енергоспоживання в мобільних та серверних системах. Метрика ефективності FLOPS/Watt.

Тема 8.3

Перспективи розвитку архітектур ЕОМ. Межі масштабування КМОН-технологій (завершення закону Мура). Нейроморфні обчислення. Квантові комп'ютери: принципи та перспективи. Фотонні та ДНК-комп'ютери. Тенденції у сфері апаратного забезпечення для штучного інтелекту та edge computing.

Розподіл навчального часу — 240 годин

Модуль	Тема	Лекції (год.)	Лабораторні (год.)	Самостійна робота (год.)
Модуль 1	Тема 1.1 — Введення в архітектуру	4	4	8
	Тема 1.2 — Системи числення та АЛП	2	4	6
	Тема 1.3 — Архітектура набору команд (ISA)	2	2	6
	Тема 1.4 — Програмування мовою асемблера	2	4	10
Модуль 2	Тема 2.1 — Пристрій управління та мікропрограмування	2	2	6
	Тема 2.2 — Конвеєрна обробка	4	4	8
	Тема 2.3 — Суперскалярна та VLIW-архітектури	2	2	6
	Тема 2.4 — Передбачення гілок	2	2	4
Модуль 3	Тема 3.1 — Принципи організації пам'яті	4	4	8
	Тема 3.2 — Кеш-пам'ять	4	4	8
	Тема 3.3 — Віртуальна пам'ять	4	4	8
Модуль 4	Тема 4.1 — Системні шини та інтерфейси	2	2	4
	Тема 4.2 — Методи організації введення/виведення	2	2	4
	Тема 4.3 — Периферійні пристрої	2	2	4
Модуль 5	Тема 5.1 — Класифікація паралельних архітектур	2	2	4
	Тема 5.2 — Когерентність кешу та синхронізація	2	2	4
	Тема 5.3 — Векторні та SIMD-розширення	2	2	4
	Тема 5.4 — Оцінка продуктивності	2	2	4
Модуль 6	Тема 6.1 — Мікроконтролери та вбудовані системи	2	2	4
	Тема 6.2 — FPGA та програмована логіка	2	2	4
	Тема 6.3 — Архітектури для штучного інтелекту	2	2	4
	Тема 6.4 — Надійність та відмовостійкість	2	2	4
Модуль 7	Тема 7.1 — Архітектура x86-64	2	2	4
	Тема 7.2 — Архітектура ARM та RISC-V	2	2	4
	Тема 7.3 — SoC та чіплети	2	2	4
Модуль 8	Тема 8.1 — Апаратна безпека	2	2	4
	Тема 8.2 — Енергоефективність та теплове проектування	2	2	4
	Тема 8.3 — Перспективи розвитку архітектур	2	2	4
Разом		60	60	120



Структура навчального часу

Загальний обсяг — **240 годин (8 кредитів ЄКТС)** — розподілено між трьома формами роботи для забезпечення балансу між теорією та практикою.

- **Лекції (60 год. — 25%):** подача ключового теоретичного матеріалу
- **Лабораторні (60 год. — 25%):** відпрацювання практичних навичок, дослідження архітектурних компонентів
- **Самостійна робота (120 год. — 50%):** поглиблене вивчення, підготовка завдань

📖 Самостійна робота становить **50% обсягу дисципліни** — студенти набувають навичок самостійного дослідження технічних джерел і документації.

Самостійна робота студентів та методи викладання

Форми самостійної роботи

Опрацювання літератури

Поглиблене вивчення теоретичного матеріалу за підручниками з архітектури комп'ютерів, технічними специфікаціями та стандартами. Конспектування ключових положень, порівняння підходів різних авторів до організації обчислювальних систем.

Робота з технічними ресурсами

Опрацювання офіційних документацій: Intel Software Developer Manuals, ARM Architecture Reference Manual, RISC-V ISA Specification. Аналіз datasheet мікроконтролерів, вивчення специфікацій периферійних інтерфейсів, пошук актуальних технічних статей.

Індивідуальні завдання

Виконання аналітичних завдань щодо порівняльного аналізу архітектурних рішень, підготовка технічних звітів, міні-досліджень з актуальних питань розвитку мікропроцесорної техніки та вбудованих систем. Обґрунтування вибору архітектури для конкретної задачі.

Підготовка до лабораторних занять

Підготовка до лабораторних робіт шляхом вивчення теоретичних основ та технічних специфікацій; повторення матеріалу лекцій перед тестуваннями; підготовка захисту лабораторних робіт та систематизація знань перед контрольними заходами.

Методи викладання

→ Лекції

Системне подання теоретичного матеріалу з використанням схем, діаграм архітектур, таблиць порівняння та реальних прикладів; студенти ведуть конспекти та задають уточнювальні запитання.

→ Лабораторні роботи

Практичне дослідження архітектурних компонентів у симуляторах (QEMU, GEM5), програмування мовою асемблера x86/ARM, дослідження мікроконтролерів STM32, реалізація схем на FPGA.

→ Кейс-стаді

Аналіз реальних архітектурних рішень і вразливостей; студенти виявляють проблему, пропонують рішення та обґрунтовують вибір архітектури на основі технічних вимог.

→ Робота з документацією

Опрацювання технічних специфікацій, datasheet, мануалів виробників; формування навичок роботи з першоджерелами технічної інформації та їх критичного аналізу.

→ Самостійне дослідження

Підготовка аналітичних звітів і презентацій за обраною темою з архітектури EOM; розвиток навичок самостійного технічного дослідження та систематизації знань.

Форми контролю знань

1

Поточний контроль

Завдання: аналітичні та тестові вправи за темами змістовного модуля.

Оцінюються регулярність виконання лабораторних робіт, якість захисту та рівень засвоєння матеріалу. Поточний контроль формує накопичувальну оцінку протягом семестру. Включає усні опитування, письмові тести, захист лабораторних робіт та аналіз технічних специфікацій.

2

Проміжний контроль

Модульна контрольна робота — комплексне завдання, яке охоплює теми змістовних модулів (теоретичні питання, аналіз архітектурних схем, розв'язання задач на адресацію пам'яті та оцінку продуктивності). Оцінюються повнота відповіді, правильність розрахунків та обґрунтованість висновків. Проводиться після кожного змістовного модуля.

3

Підсумковий контроль

Іспит відповідно до навчального плану. Форма проведення — комбінований іспит: тестові питання та задачі. Підсумкова оцінка враховує результати поточного, проміжного та підсумкового контролю відповідно до встановленої шкали оцінювання: 100-бальна система з переведенням у національну шкалу та ЄКТС (A, B, C, D, E, FX, F).

- ❑ Усі методи контролю спрямовані на формування компетентностей, передбачених освітньо-професійною програмою спеціальності 123 «Комп'ютерна інженерія».

Рекомендована література та ресурси

Навчальна та наукова література (2022–2024)

1. Поворознюк А. І. Архітектура комп'ютерів. Архітектура центрального процесора та пам'яті: навч. посіб. Ч.1. — Харків: НТУ «ХПІ», 2023. — 355 с.
2. Клименко І. А., Каплунов А. В., Таранюк В. А., Ткаченко В. В. Архітектура комп'ютерів 2. Процесори: навч. посіб. — Київ: КПІ ім. Ігоря Сікорського, 2022. — Електронне видання.
3. Кравченко Ю. В., Левченко О. О. та ін. Архітектура комп'ютера. Частина 1. — Київ: Новий друк, 2022.
4. Демиденко М. І., Руденко О. А. Комп'ютерна схемотехніка та архітектура комп'ютерів: навч. посіб. — Полтава: НУПП, 2023. — 203 с.
5. Мельник А. О. Архітектура комп'ютера: підручник. — Луцьк: Волинська обласна друкарня, 2022. — 470 с.
6. Тарарака В. Д. Архітектура комп'ютерних систем: навч. посіб. — Житомир: ЖДТУ, 2023.
7. Матвієнко М. П. Архітектура комп'ютера: навч. посіб. — Київ: Академвидав, 2022. — 320 с.
8. Поворознюк А. І., Поворознюк О. А., Філатова Г. Є. Архітектура комп'ютерів. Методичні вказівки до виконання курсового проекту для студентів спеціальності 123. — Харків: НТУ «ХПІ», 2022. — 42 с.
9. Крупельницький Л. В., Снігур А. В., Богомолів С. В. Архітектура комп'ютерів. Лабораторний практикум Ч.1. — Вінниця: ВНТУ, 2022. — 120 с.
10. Цибульник С. О., Барандич К. С. Технології розроблення програмного забезпечення: підручник. — Київ: КПІ ім. Ігоря Сікорського, 2022. — 270 с.

Офіційні інтернет-ресурси

1. Intel 64 and IA-32 Architectures Software Developer Manuals. — URL: intel.com/developer/sdm
2. ARM Architecture Reference Manuals. — URL: developer.arm.com/documentation
3. RISC-V International — Специфікації ISA. — URL: riscv.org/specifications
4. Репозиторій КПІ ім. Ігоря Сікорського (навчальні матеріали). — URL: <https://ela.kpi.ua/>
5. Національний репозиторій академічних текстів. — URL: <https://nrat.ukrintei.ua/>
6. Наукова електронна бібліотека України. — URL: <https://nbuv.gov.ua/>
7. GEM5 — симулятор комп'ютерних архітектур. — URL: <https://www.gem5.org/>
8. QEMU — відкритий емулятор та гіпервізор. — URL: <https://www.qemu.org/>



Рекомендована література охоплює видання **2022–2024 років** українських авторів відповідно до вимог актуальності навчально-методичного забезпечення.